

Aplikasi Aljabar Boolean pada Seven Segment Display Decoder

Chelvadinda - 13522154
Program Studi Teknik Informatika
Sekolah Teknik Elektro dan Informatika
Institut Teknologi Bandung, Jl. Ganesha 10 Bandung 40132, Indonesia
13522154@std.stei.itb.ac.id

Abstract—Seven segment display adalah perangkat elektronika yang dapat menampilkan angka desimal melalui kombinasi segmennya. Seven segment display decoder adalah rangkaian elektronika yang dirancang untuk mengonversi sinyal input biner menjadi sinyal output yang menampilkan angka 0-9. Rangkaian seven segment decoder menggunakan teori aljabar Boolean, yang mana dibuat menggunakan tabel kebenaran dan penyederhanaannya menggunakan peta Karnaugh. Implementasi fungsi logika dalam rangkaian elektronika dapat menggunakan software DSCH2.

Keywords—Seven Segment, Decoder, Rangkaian logika, Aljabar Boolean.

I. PENDAHULUAN

Perkembangan teknologi telah membawa dampak signifikan pada berbagai sektor kehidupan, termasuk dalam perangkat elektronika. Salah satu inovasi yang muncul sebagai hasil dari perkembangan tersebut yakni *seven segment display*. *Seven segment display* merupakan sebuah perangkat elektronika yang dapat menampilkan angka desimal melalui kombinasi segmennya. *Seven segment display* banyak ditemukan dalam kehidupan sehari-hari, seperti di dalam jam digital, alat ukur, oven, dan lainnya. Seven segment display digunakan karena memiliki kelebihan yang terletak pada kemampuannya untuk menampilkan angka pada suatu perangkat dengan jelas. Pada jam digital, *seven segment display* digunakan untuk menampilkan waktu. Setiap segmen yang menyala atau mati sesuai dengan angka yang ditampilkan pada layar. Hal tersebut memberikan tampilan yang sederhana namun efektif untuk menampilkan angka.



Gambar 1 Jam Digital,

Sumber: <https://www.jadwalsholatdigital.com/keuntungan-memakai-jam-digital-untuk-mengetahui-waktu-sholat/>

Salah satu cara mengendalikan tujuh segmen pada *seven segment display* yaitu dengan menggunakan decoder. Decoder merupakan perangkat elektronika yang dirancang untuk mengonversi sinyal input biner menjadi sinyal output yang menampilkan angka 0-9. Dengan adanya decoder tersebut, kompleksitas untuk menampilkan angka pada *seven segment display* dapat dilakukan secara efisien.

II. LANDASAN TEORI

A. Aljabar Boolean

Dalam bidang studi Matematika Diskrit, terdapat pembahasan mengenai Aljabar Boolean yang ditemukan George Boole pada tahun 1854. Penemuan ini muncul karena Boole menyadari adanya kemiripan sifat antara himpunan dan logika proposisi. Dalam karyanya “The Laws of Thought”, Boole merinci aturan-aturan dasar logika yang menjadi landasan, dikenal sebagai Aljabar Boolean.

Aljabar Boolean menjadi landasan struktur matematika yang memanfaatkan prinsip-prinsip dasar dari logika. Sehingga Aljabar Boolean sangat penting dalam pengembangan teknologi, seperti perancangan rangkaian pensaklaran, rangkaian digital, dan rangkaian Integrated Circuit(IC) komputer.

Misalkan B adalah himpunan yang didefinisikan pada dua operator biner, $+$ dan \cdot , dan sebuah operator uner, $'$. Misalkan 0 dan 1 adalah dua elemen yang berbeda dari B . Maka, tupel Disebut Aljabar Boolean jika untuk setiap $a, b, c \in B$ berlaku aksioma berikut :

1. Identitas
 $a + 0 = a$
 $a \cdot 1 = a$
2. Komutatif
 $a + b = b + a$
 $a \cdot b = b \cdot a$
3. Distributif
 $a \cdot (b + c) = (a \cdot b) + (a \cdot c)$
 $a + (b \cdot c) = (a + b) \cdot (a + c)$

4. Komplemen
Untuk setiap $a \in B$ terdapat elemen unik $a' \in B$ sehingga
 $a + a' = 1$
 $a \cdot a' = 0$

Dalam Aljabar Boolean berlaku beberapa aturan berikut:

- Melibatkan dua operator biner yaitu + dan ·
- Variabel logika hanya ada 2: true (1) dan false (0).

Secara umum ada 2 bentuk kanonik fungsi logika:

- Sum of Product (SOP)
Operasi berbentuk jumlah dari perkalian sukunya. Setiap peubah yang bernilai 0 dinyatakan dalam bentuk komplemen, sedangkan peubah yang bernilai 1 dinyatakan tanpa komplemen.

Contoh:

$$f(A, B, C) = A' B' C + A' B C + A B' C' + A B C'$$

- Product of Sum
Operasi berbentuk perkalian dari jumlah suku-sukunya. Setiap peubah yang bernilai 1 dinyatakan dalam bentuk komplemen, sedangkan peubah yang bernilai 0 dinyatakan tanpa komplemen.

Contoh:

$$f(A, B, C) = (A + B + C) (A + B' + C) (A' + B + C') (A' + B' + C')$$

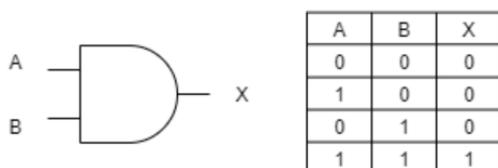
B. Gerbang Logika

Gerbang logika digunakan untuk menggambarkan fungsi-fungsi logika dalam suatu rangkaian logika. Gerbang logika adalah piranti dua keadaan yaitu mempunyai keluaran dua keadaan; keluaran dengan 0 volt yang menyatakan logika nol atau rendah dan keluaran dengan tegangan tetap yang menyatakan logika 1 (tinggi). Gerbang logika dapat mempunyai beberapa masukan yang masing-masing mempunyai salah satu dari dua keadaan logika, yaitu 0 dan 1. Gerbang logika dapat digunakan untuk melakukan fungsi-fungsi khusus, misalnya: OR, AND, NOT, NOR, NAND, atau EXOR.

Berikut beberapa contoh gerbang-gerbang dasar logika:

1. Gerbang AND

Gerbang logika AND dapat dianalogikan sebagai hubungan seri dua saklar pada rangkaian Listrik, Dimana tegangan dapat mengalir (logika 1) pada rangkaian apabila kedua saklar ditutup (logika 1) dan tegangan tidak dapat mengalir (logika 0) apabila salah satu atau kedua saklar terbuka (logika 0).

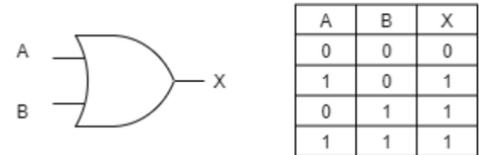


Gambar 2.2.1 Gerbang AND

Sumber: [4]

2. Gerbang OR

Gerbang OR dapat dianalogikan sebagai hubungan seri antara dua saklar pada rangkaian listrik, Dimana tegangan dapat mengalir (logika 1) apabila salah satu atau dua saklar ditutup, dan tegangan tidak dapat mengalir (logika 0) apabila kedua saklar terbuka (keduanya memberikan logika 0).

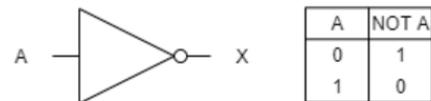


Gambar 2.2.2 Gerbang OR

Sumber: [4]

3. Gerbang NOT

Gerbang logika NOT atau inverter mempunyai satu masukan dan satu keluaran. Keluaran dari rangkaian tersebut mempunyai logika 1 jika dan hanya jika masukan tidak berada dalam logika 1 atau keluaran akan tinggi apabila masukannya rendah dan keluarannya akan rendah apabila masukannya tinggi.

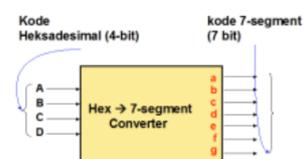


Gambar 2.2.3 Gerbang NOT

Sumber: [4]

C. Seven Segment

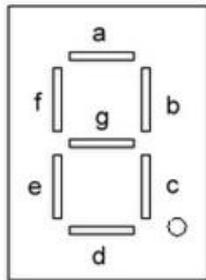
Seven segment display adalah sebuah rangkaian yang dapat menampilkan angka-angka desimal melalui kombinasi segmen-segmennya. Seven segment tersusun atas tujuh bagian yang setiap bagiannya merupakan LED (Light Emitting Diode). Seven segment display membutuhkan tujuh sinyal input untuk mengendalikan setiap diode di dalamnya. Salah satu cara untuk menghasilkan sinyal-sinyal pengendali dari suatu seven segment display yaitu dengan menggunakan seven segment decoder. Seven segment decoder membutuhkan empat input sebagai angka berbasis heksadesimal yang dinyatakan dalam Bahasa mesin (bilangan berbasis biner), kemudian sinyal-sinyal masukan tersebut akan diterjemahkan decoder ke dalam sinyal-sinyal pengendali seven segment display.



Gambar 2.3.1 Seven segment converter

Sumber: [3]

Sinyal-sinyal pengendali tersebut berisi tujuh sinyal yang setiap sinyalnya mengatur aktif atau tidaknya LED dalam susunan tujuh segmen.



Gambar 2.3.2 Seven Segment

Sumber:

<https://adhityafaika.files.wordpress.com/2019/10/21a4b-sevensegment.jpg>

III. PEMBAHASAN

A. Mendesain Rangkaian Logika

Penulis merancang rangkaian logika seven segment menggunakan teori aljabar Boolean. Berikut Langkah-langkah yang penulis lakukan:

1. Membuat fungsi logika

Membuat tabel kebenaran berdasarkan keadaan input-output yang diinginkan. Pengolahannya dengan menggunakan kanonik SOP (Sum of Product).

Tabel kebenaran :

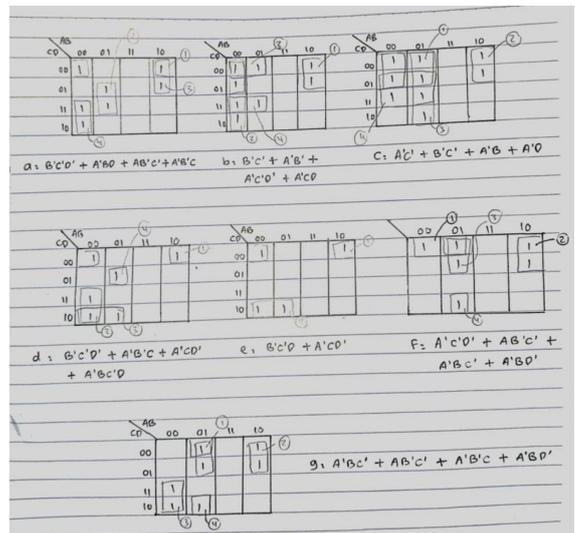
	INPUT				OUTPUT						
	A	B	C	D	a	b	c	d	e	f	g
0	0	0	0	0	1	1	1	1	1	1	0
1	0	0	0	1	0	1	1	0	0	0	0
2	0	0	1	0	1	1	0	1	1	0	1
3	0	0	1	1	1	1	1	1	0	0	1
4	0	1	0	0	0	1	1	0	0	1	1
5	0	1	0	1	1	0	1	1	0	1	1
6	0	1	1	0	0	0	1	1	1	1	1
7	0	1	1	1	1	1	1	0	0	0	0
8	1	0	0	0	1	1	1	1	1	1	1
9	1	0	0	1	1	1	1	0	0	1	1
10	1	0	1	0	X	X	X	X	X	X	X
11	1	0	1	1	X	X	X	X	X	X	X
12	1	1	0	0	X	X	X	X	X	X	X
13	1	1	0	1	X	X	X	X	X	X	X
14	1	1	1	0	X	X	X	X	X	X	X
15	1	1	1	1	X	X	X	X	X	X	X

Gambar 3.1.1 Tabel Kebenaran Seven Segment

Sumber: dokumentasi pribadi

2. Menyederhanakan fungsi logika

Penyederhanaan dilakukan dengan menggunakan peta Karnaugh. Penyederhanaan dilakukan agar jumlah gerbang logika yang dibutuhkan seminim dan seefien mungkin.



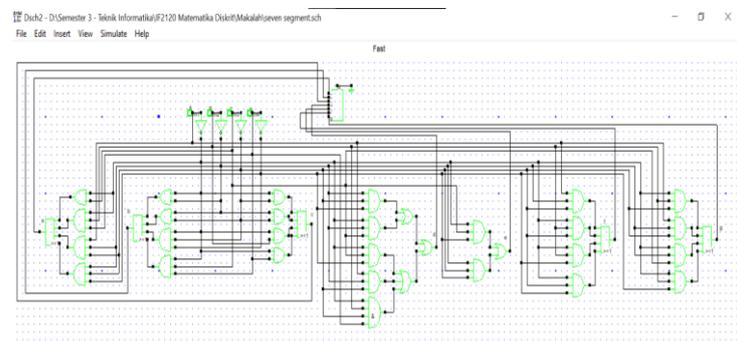
Gambar 3.1.2 Peta Karnaugh Seven Segment.

Sumber: dokumentasi pribadi

Dapat dilihat pada **Gambar 3.1.2** bahwa penulis tidak menggunakan kondisi don't care dalam penyederhanaan fungsi logika. Hal tersebut dikarenakan jika seven segment menggunakan kondisi don't care maka saat inputan 10-15 akan menampilkan output yang tidak beraturan pada LED tujuh segmen, Dimana seharusnya saat input angka 10-15 tidak menampilkan apapun. Hal tersebut dikarenakan seven segment biasanya hanya menampilkan angka 0-9.

B. Implementasi Rangkaian Logika

Penulis menggunakan software DSCH2 untuk membuat rangkaian logika seven segment. Rangkaian logika dibuat dengan mengimplementasikan fungsi yang telah diperoleh dan menggunakan gerbang logika AND dengan 2 inputan atau lebih, OR dengan 2 inputan atau lebih, serta NOT dengan 1 inputan.



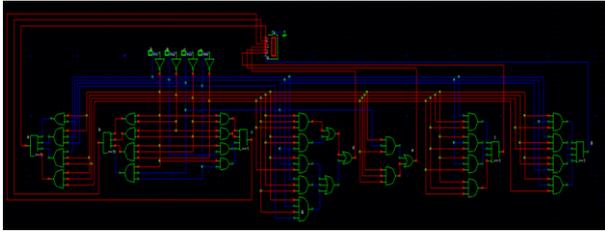
Gambar 3.2.1 Rangkaian Seven Segment pada DSCH2

Sumber: dokumentasi pribadi.

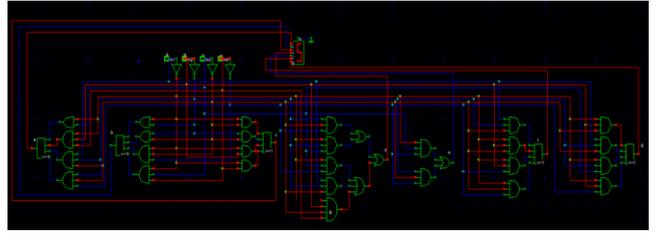
C. Analisis dan Hasil Rangkaian Logika

Berikut output yang dihasilkan oleh rangkaian seven segment yang telah dibuat oleh penulis:

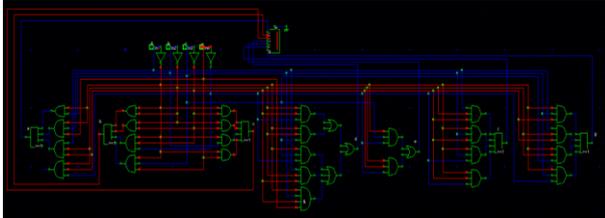
- Output angka 0-9



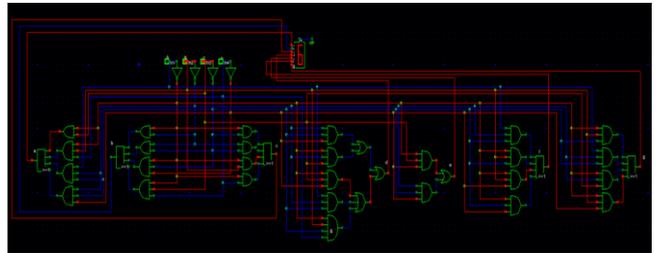
Gambar 3.2.2 Output 0 Seven Segment Decoder Pada DSCH2
Sumber: dokumentasi pribadi



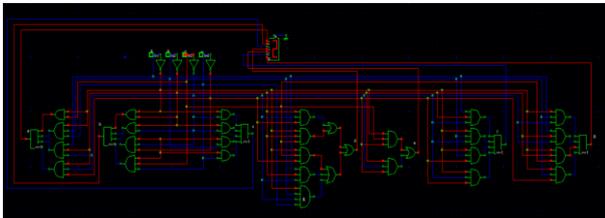
Gambar 3.2.7 Output 5 Seven Segment Decoder Pada DSCH2
Sumber: dokumentasi pribadi



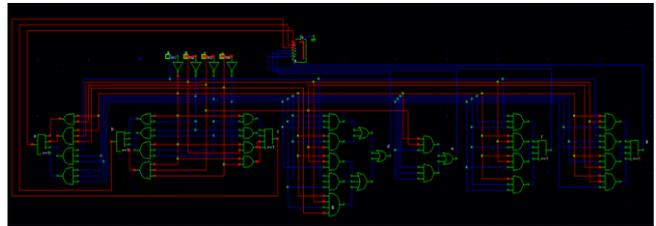
Gambar 3.2.3 Output 1 Seven Segment Decoder Pada DSCH2
Sumber: dokumentasi pribadi



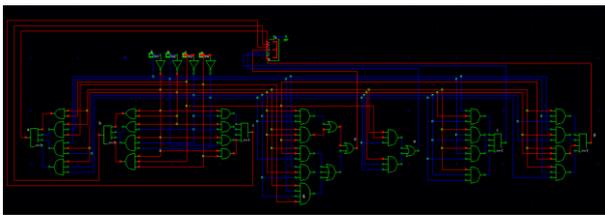
Gambar 3.2.8 Output 6 Seven Segment Decoder Pada DSCH2
Sumber: dokumentasi pribadi



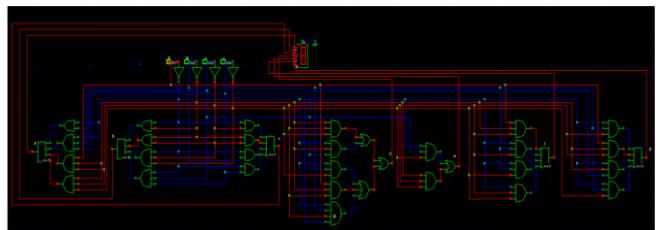
Gambar 3.2.4 Output 2 Seven Segment Decoder Pada DSCH2
Sumber: dokumentasi pribadi



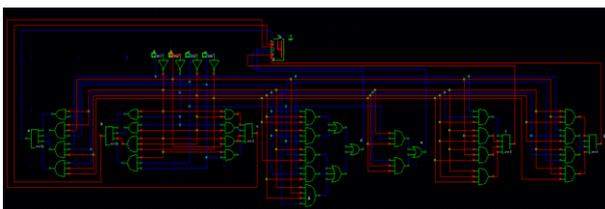
Gambar 3.2.9 Output 7 Seven Segment Decoder Pada DSCH2
Sumber: dokumentasi pribadi



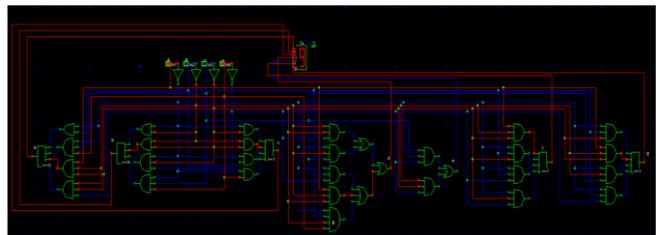
Gambar 3.2.5 Output 3 Seven Segment Decoder Pada DSCH2
Sumber: dokumentasi pribadi



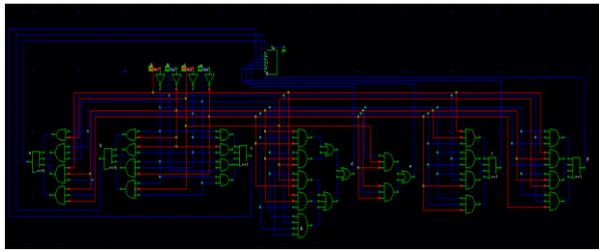
Gambar 3.2.10 Output 8 Seven Segment Decoder Pada DSCH2
Sumber: dokumentasi pribadi



Gambar 3.2.6 Output 4 Seven Segment Decoder Pada DSCH2
Sumber: dokumentasi pribadi



Gambar 3.2.11 Output 9 Seven Segment Decoder Pada DSCH2
Sumber: dokumentasi pribadi



Gambar 3.2.12 Output 10 Seven Segment Decoder pada DSCH2

Sumber: dokumentasi pribadi

Pada **Gambar 3.2.12** terlihat bahwa output kosong. Hal itu dikarenakan untuk inputan 10-15 pada seven segment, dalam kondisi don't care atau bisa dikatakan tidak menampilkan apapun.

IV. KESIMPULAN

Pada implementasi rangkaian logika Seven Segment Display Decoder, diperlukan pengaplikasian mata kuliah Matematika Diskrit yang membahas terkait Aljabar Boolean. Aljabar Boolean menjadi landasan yang sangat penting dalam perancangan rangkaian digital, seperti decoder untuk *Seven Segment Display*. Melalui pemodelan fungsi logika dengan prinsip Aljabar Boolean, penulis berhasil merancang tabel kebenaran dan melakukan penyederhanaan fungsi logika menggunakan metode peta Karnaugh.

Implementasi rangkaian logika pada software DSCH2 telah menghasilkan output yang sesuai, dengan mampu menampilkan angka 0 hingga 9 pada *Seven Segment Display*. Hasil ini menunjukkan bahwa pendekatan Aljabar Boolean dalam mendesain rangkaian logika dapat diaplikasikan secara efektif untuk mengendalikan *Seven Segment Display* melalui decoder.

Pentingnya pemahaman Aljabar Boolean dalam konteks ini tergambar pada kemampuan decoder untuk mengonversi sinyal input biner menjadi sinyal output yang dapat mengatur tujuh segmen-segmen sesuai dengan angka yang diinginkan. Selain itu, implementasi gerbang logika seperti AND, OR, dan NOT turut berperan dalam membentuk rangkaian logika yang efisien dan akurat.

Hasil implementasi pada software DSCH2 menghasilkan visualisasi yang jelas dan dapat diaplikasikan dalam pengembangan berbagai perangkat elektronika yang menggunakan *Seven Segment Display*. Dengan demikian, penggunaan Aljabar Boolean pada *Seven Segment Display Decoder* memberikan kontribusi yang signifikan pada pengembangan teknologi rangkaian digital.

V. UCAPAN TERIMA KASIH

Puji syukur kepada Tuhan Yang Maha Esa yang telah memberikan karunia, sehingga penulis dapat menyelesaikan Makalah IF2120 Matematika Diskrit – Sem. I Tahun 2023/2024 yang berjudul “Aplikasi

Aljabar Boolean pada Seven Segment Display Decoder”. Penulis mengucapkan terima kasih kepada Bapak Dr. Ir. Rinaldi Munir, MT. sebagai dosen pengampu Matematika Diskrit IF2120 K-03 dan juga yang memberikan referensi beserta sumber pembelajaran Matematika Diskrit melalui situs beliau. Penulis juga mengucapkan terima kasih kepada Bapak Menterico Adrian, S.T, M.T. sebagai dosen pengampu mata kuliah IF2120 Matematika Diskrit K-03. Terakhir, penulis mengucapkan terima kasih kepada orang tua, keluarga, dan seluruh pihak yang membantu penulis dalam menyelesaikan makalah ini.

REFERENSI

- [1] Rinaldi Munir, “Aljabar Boolean (Bag. 1)”, [https://informatika.stei.itb.ac.id/~rinaldi.munir/Matdis/2020-2021/AljabarBoolean-\(2020\)-bagian1.pdf](https://informatika.stei.itb.ac.id/~rinaldi.munir/Matdis/2020-2021/AljabarBoolean-(2020)-bagian1.pdf), diakses 08 Desember 2023 pukul 23.00
- [2] Ery Ermita. 2019. “Buku Ajar Elektronika Digital”. Pekanbaru: Fakultas Teknik Universitas Riau.
- [3] <https://fahim007.wordpress.com/2008/10/20/merancang-seven-segment-display-decoder/> diakses 08 Desember 2023 pukul 21.00
- [4] <https://www.dicoding.com/blog/gerbang-logika-dan-tabel-kebenaran/> diakses 09 Desember 2023 pukul 09.00
- [5] <https://www.kompas.com/skola/read/2023/10/10/023000169/seven-segment-display--pengertian-tipe-dan-prinsip-dasarnya> diakses 09 Desember 2023 pukul 10.00

PERNYATAAN

Dengan ini saya menyatakan bahwa makalah yang saya tulis ini adalah tulisan saya sendiri, bukan saduran, atau terjemahan dari makalah orang lain, dan bukan plagiasi.

Bandung, 09 Desember 2023

Chelvadinda
13522154